

DERWENT-ACC-NO: / 1986-054966

DERWENT-WEEK: 200235

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Liq. crystal display panel -
includes opaque mask over
switching element gate or signal line

INVENTOR: MIYAJIMA, Y; SUGATA, M

PATENT-ASSIGNEE: CANON KK[CANO]

PRIORITY-DATA: 1983JP-0013561 (January 28, 1983)

PATENT-FAMILY:

| PUB-NO | PAGES | PUB-DATE | MAIN-IPC |
|---------------|---------------|-------------------|----------|
| US 4568149 A | | February 4, 1986 | N/A |
| 011 | N/A | | |
| US 4568149 C1 | | April 9, 2002 | N/A |
| 0001 | G02F 001/13 | | |
| JP 59139018 A | | August 9, 1984 | N/A |
| 000 | N/A | | |
| US 4568149 B1 | | December 12, 1995 | N/A |
| 022 | G02F 001/1343 | | |

APPLICATION-DATA:

| PUB-NO | APPL-DESCRIPTOR | APPL-NO |
|----------------|------------------|---------|
| US 4568149A | N/A | |
| 1984US-0571826 | January 19, 1984 | |
| US 4568149C1 | N/A | |
| 1984US-0571826 | January 19, 1984 | |
| US 4568149B1 | N/A | |
| 1984US-0571826 | January 19, 1984 | |

INT-CL (IPC): G02F001/13, G02F001/1335 , G02F001/1339 ,
G02F001/1343 ,
G09F009/00

ABSTRACTED-PUB-NO: US 4568149A

BASIC-ABSTRACT:

Display panel comprises two spaced electrode plates, one having switching elements provided with gate and source lines and the other having a counter electrode, at least one plate being provided with a non-transmissive member along at least one gate or source line formed as a stripe of the same width as the line, a spacer being interposed between the plates along the non-transmissive member. Pref. a liq. crystal, esp. a nematic liq. crystal is interposed between the electrode plates.

ADVANTAGE - Design ensures a uniform and very small gap between electrode plates and gives display of good gradation and responsiveness and good colour representation.

ABSTRACTED-PUB-NO: US 4568149B

EQUIVALENT-ABSTRACTS:

Display panel comprises electrode plates, one having switching elements with gate lines and source lines and the other having counter electrodes on it. A pair(s) of electrode plates is along a gate line(s) and/or source line(s) with non-transmissive members and spacers are provided between the electrode plates and non-transmissive members. (claims 1-13 are deemed patentable and new claims 14-17 are added and deemed patentable).

CHOSEN-DRAWING: Dwg.1/9

DERWENT-CLASS: L03 P81 P85 U14

CPI-CODES: L03-G05A;

EPI-CODES: U14-K01A;

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—139018

⑪ Int. Cl.³
G 02 F 1/133

識別記号
1 0 2
1 0 7

庁内整理番号
7348—2H
7348—2H
H 6865—5C

⑬ 公開 昭和59年(1984) 8 月 9 日

発明の数 1
審査請求 未請求

(全 8 頁)

⑭ 表示パネル

⑮ 特 願 昭58—13561

⑯ 出 願 昭58(1983) 1 月28日

⑰ 発 明 者 菅田正夫
東京都大田区下丸子 3 丁目30番
2 号キャノン株式会社内

⑱ 発 明 者 望月祐子
東京都大田区下丸子 3 丁目30番
2 号キャノン株式会社内

⑲ 出 願 人 キャノン株式会社
東京都大田区下丸子 3 丁目30番
2 号

⑳ 代 理 人 弁理士 丸島儀一

明 細 書

1 発明の名称 表示パネル

2 特許請求の範囲

行電極および列電極が設けられた半導体駆動回路を有する基板と対向電極を有する基板を備えた表示パネルにおいて、前記 2 枚の基板のうち少なくとも一方の基板が前記行電極および列電極のうち少なくとも一方の電極に沿って非透光性部材を有し、且つ前記 2 枚の基板の間に非透光性部材に沿って複数のスペーサーを有することを特徴とする表示パネル。

3. 発明の詳細な説明

本発明は、マトリックス型表示パネルに関し、詳しくは駆動用半導体アレイを一体化したマトリックス基板を用いたマトリックス型液晶表示パネルに関するものである。

液晶による表示パネルは、次の利点をもっている。すなわち、

1 受光型 (パッシブ) ディスプレーで、低電力消費であること；

2 低電圧で動作出来ること；

3 パネル型の構成にし易いこと；

4 大型表示も可能であること；

が利点として挙げられる。

これらの利点は、発光型 (アクティブ) ディスプレーには見られないものである。

この様な液晶表示パネルの中でも、特開昭 50—17599 号公報に開示された多数の画素をマトリックス駆動する方式は、特に注目されている。

この方式の液晶表示パネルは、例えば第 1 図 (a) に示す様な構成となつている。

即ち、表示パネルを構成する基板 (ガラス、プラスチックフィルム等) が 2 ～ 10 本 / 面程度の密度で、駆動用薄膜トランジスタ (TFT; Thin Film Transistor) をマトリックス配置したもので構成されている。

TFT としてはいくつかの構造があるが、ここでは第 1 図 (a) に示す様なゲート電極が基板側に形成されたスタガー構造を例にとり述べる。

TFTは基板8上に形成されたゲート線1a, 1a', 1a'', …… (行電極)を有し、該ゲート線上に設けたゲート電極1, 1', 1'', ……、該ゲート電極上に積層された絶縁層5、前記ゲート電極上に絶縁層を介して形成された薄膜半導体層2, 2', 2'', ……、半導体の一端に接して設けたソース線3, 3', …… (列電極)、及び半導体の他端に接して設けたドレイン電極4, 4', 4'', …… (表示電極)等から構成され、行電極と列電極は透明又は金属の薄膜導電層によつて形成されている。

TFTの他の構造、即ち、ゲート電極が基板とは反対側に形成されたスタガー構造及びコプレーナ構造の3種類についても同様の構成要素があり、層構成順序が異なるのみである。

第1図(b)は第1図(a)の矢印OB方向から眺めた平面図で、マトリックス駆動回路の一部を示したものである。

また、第2図は第1図(b)を線分AA'に沿つて切断した拡大断面図である。

液晶層の厚みに対する依存性が高く、表示パネル全体の表示特性が、低下し易い。このため、良好な階調性あるいは高速応答性を得る為には、液晶層の厚さを一定面積以上(例えば 10 cm^2 以上の範囲)に亘り、出来る限り薄く(例えば数 $\mu\text{m} \sim 10\text{ }\mu\text{m}$)且つ均一にする必要がある。

前述の点から、液晶層の厚みを一定に保つ為に、液晶層中に一定の粒径の不活性な部材を混入する方法等が知られているが、広い表示面全体に亘り均一に不活性部材を混入させる事は難かしく、また画像表示部分で液晶分子の配向状態を乱す事があり、実用的な方法とはなり得ない。

本発明は前述の諸点を鑑みてなされたものであり、広い表示面全体に亘り、均一な間隙を容易に保持し得る液晶表示パネルを提供する事を目的とする。

また、本発明の別な目的は微小な基板間の間隙を一定に保持し、表示の階調性・応答性に優れた表示セルを与えると同時に画像表示面での

第2図に於いて、7及び8はガラス、プラスチックフィルム等の基板、4', 4''は前述のドレイン電極、8は対向電極である。

4', 4'', 8等には SnO_2 , In_2O_3 , ITO等の透明導電膜、あるいはAu, Al, Pd等の金属薄膜が用いられる。

1', 1''及び3', 3''はそれぞれ、ゲート電極及びソース電極で、Al, Au, Ag, Pd,等の金属薄膜が用いられる。

5及び9は絶縁層で、2', 2''はアモルファスシリコン、ポリシリコン、CdS, CdSe等の薄膜半導体、10はシール部材、11は液晶層である。

この様な液晶表示パネルでは、動的散乱モード(DSM)、ツイステッド・ネマティック(TN)等の表示モードのいずれを用いるかにより、液晶分子の配列状態が決まる。

また、装置を透過型・反射型のいずれにするかにより偏光板、 $\lambda/4$ 板、反射板等の光学検知手段を適宜設ける必要がある。

この様な表示パネルでは、セルの動作特性は

液晶分子の配列を乱す事なく、表示特性の優れた液晶表示パネルを提供する事にある。

本発明のかかる目的は、行電極および列電極が設けられた半導体駆動回路を有する基板と対向電極を有する基板を備えた表示パネルにおいて、前記2枚の基板のうち少なくとも一方の基板が前記行電極および列電極のうち少なくとも一方の電極に沿つて非透光性部材を有し、且つ前記2枚の基板の間に非透光性部材に沿つて複数のスペーサーを有する表示パネルによつて達成される。

本発明の表示パネルは、例えば(1)多数のセグメントを選択的に駆動するための行電極あるいは列電極自体を非透光性部材として形成し、この非透光性部材に沿つてスペーサ部材を配置すること；(2)半導体駆動素子を設けた基板の対向基板側に行電極あるいは列電極に沿つて非透光性部材を形成し、この非透光性部材に沿つてスペーサ部材を配置することができる。又、スペーサ部材を形成する際には、2枚の基板のうち

少なくとも一方の基板に固着させておくことが好ましい。この態様については、第3図(a)および(c)で明らかにする。

第3図(a)は、本発明表示パネルの一例の斜視図である。

即ち、液晶表示パネルの対向電極基板面に非透光性部材12を介してスペーサ部材6, 6', 6'', 6''' が設けられ、これらの厚みが液晶層の層厚を決定している。

ここで、設けられた非透光性部材12のパターン形状は、スペーサ部材と同様の形状、ストライプ状、あるいは、モザイク等のいずれの形状であつても良く、少なくとも行電極あるいは列電極のラインに沿つていればよい。

この非透光性部材12はAl, Cr, Mo等の金属薄膜あるいは着色性有機物のいずれによつて形成されていても良い。この際、スペーサ部材6, 6', 6'', 6''' は、行電極1a, 1a' …… (あるいは列電極3, 3', ……) の上に絶縁層5を介して固着されている。

該スペーサ部材6, 6', 6'', 6''' としては、化学的に安定で所定の厚みに層形成出来るものであれば、何れの材料であつても良いが、絶縁性の無機化合物及び有機樹脂は好ましい材料である。

絶縁性の無機化合物としては、酸化ケイ素、酸化チタン、酸化セリウム等の金属酸化物；窒化シリコン等の窒化物等が挙げられる。

絶縁性の有機樹脂としては、シリコン樹脂、ゴム系樹脂等を挙げる事が出来る。

スペーサ部材6, 6', 6'', 6''' は点状、線状あるいは多角形状等いずれの形状にしても良い。

また、絶縁層5とは別の材料であつても良いし、同一の材料であつても良い。

絶縁層5とは別の材料を、所定パターンのマスクを用いて蒸着または、スパッタリング等により形成しても良いし、あるいは塗布後パターン化しても良い。

また、絶縁層5と同一の材料を所定の液晶層と同じ厚みで基板面に層形成した後、スペーサ

第3図(b)は、本発明の表示パネルの別の態様を示す斜視図である。

第3図(b)において、液晶表示パネルの対向電極8を設けた基板7に非透光性部材12を形成し、その上を絶縁層9で被覆し、さらに非透光性部材12に沿つてスペーサ部材6, 6', 6'', 6''' …… を前記絶縁層9の上に配置した基板を示している。この基板を半導体駆動素子2, 2', 2'', 2''' …… 行電極1a, 1a', …… と列電極3, 3', …… を設けた基板8と対向させる際、前述の非透光性部材12は行電極1a, 1a', …… (あるいは列電極3, 3', ……) のラインに沿つて配置される。従つて、この時スペーサ部材6, 6', 6'', 6''' …… は表示面の非透光性区域に配置された態様になすことができる。なお、第3図(a)と(b)における第1図(a)、(b)および第2図と同一符号は、同一部材を表わしている。

第4図(a)は、第3図(a)又は(b)に示す表示パネルを矢印OB'方向から見た平面図であり、第4図(b)は第4図(a)の線分B-B'に沿う断面図である。

部分以外の絶縁層をエッチングにより一部除去しても良い。

あるいは、所定の基板間の間隙を得る為に、有機樹脂を塗布後、パターン化してスペーサ部材としても良い。

第5図は、行電極1a, 1a', …… と列電極3, 3', 3'', …… の上にスペーサ部材6-1, 6'-1, 6''-1 …… と6-2, 6'-2, 6''-2 …… を設ける例の平面図である。

6-1, 6'-1, 6''-1, 6'''-1は行電極上に設けたスペーサ部材であり、6-2, 6'-2, 6''-2, 6'''-2は列電極上に設けたスペーサ部材を示す。

例えば、典型的な例として、0.5mmのガラス基板を用い、1cm²当り1個のスペーサ部材を設ける事により、4μmの均一な間隙を有する表示面積100cm²の表示パネルが得られる。

尚、第4図(b)から、明らかな様に列電極(3, 3', 3'', 3'''等)上にスペーサ部材を形成すると極めて微小な間隙でも対向する電極8との接触によるショットを防止する事が出来る。

液晶層の厚みを一定に保持出来るならばセグメントを構成する各ドレイン電極(4, 4', 4'', 4'''等)毎に上記のスペーサ部材を必ずしも設ける必要はない。

本発明の表示パネルで用いる半導体駆動回路の等価回路は第6図で示され、その駆動法としては、例えば行電極1a, 1a', ……に走査信号を順次印加する。走査信号が印加されたTFTは導通状態となる。この時これと直交する列電極3, 3', 3'', ……に画像信号を与えると、この電圧がドレイン電極4, 4', 4'', ……へ供給される。順次この走査信号を隣接の行電極に移動させ、各行のTFTがオンになつた状態でその行のドレイン電極群へ電圧が供給されて、行電極を一周させた時、全絵素に対し画像信号が供給される。この列電極へ供給する電圧は、ドレイン電極群の実効電圧を稼ぐためには各絵素へ順次信号を送る点順次走査でなく、線順次走査によつて行うことが好ましい。即ち、行オン状態の行のドレイン電極全部へ一時に信号を与える方式である。

にも、上記第1項及び第2項で述べた効果を果たす事が出来る。

従来の方法では、上記第1項に対し、

1. 周辺部のみに設けたシール部(第2図10)が基板間の間隙を一定に保持するスペーサ部材として機能すると同時に、液晶を充填する為のシール部材の機能を持つ必要があるのでシール部材の材料選択に制約を受け易い。
2. 基板を薄くすると基板の変形が起こり易く、例えば4～10 μ mの微小な基板間の間隙を保持する事がほとんど不可能である。
3. シール部材の変形が起こり易いので、基板間の間隙が1つのセルの基板面内で部分的に不均一になつて表示特性のムラを生じ易く、各表示セルに於いて基板間の間隙がばらつき易い

等の欠点が生じていたが、本発明によれば、上記いずれの欠点も、同時に解決出来る。

従来の方法では、上記第2項に対し、表示面に設けたスペーサ部材により、該スペーサを設

この様に行電極に信号が入力されている間に限つて、これらの電極マトリックスの交点のうち選択された列電極とドレイン電極の間が導通し、ドレイン電極と対向電極8との間に電圧が印加される。この印加電圧により液晶分子の配列状態が変化して、表示がなされる。

本発明の効果は大別して、次の3種を挙げることができる。

1. 本発明で用いているスペーサ部材は、基板の周辺部のみにシール部材を設けた従来の方法に比べ大面積に亘り基板間の間隙を保持する事が出来る。
2. 本発明で用いているスペーサ部材は、表示面の非透光性部分にスペーサ部材を設けているので、画像表示面で液晶分子の配列を乱さない様にする事が出来る。
3. 本発明では、スペーサ部材を表示面内に点在して設けているので、半導体駆動素子が設けられた表示基板及び対向電極基板のいずれか一方、または両方が可撓性フィルムの場合

けた部分の液晶分子の配列に多少の乱れが生じ、表示面の画像が多少見苦しくなる事があつた。

本発明では上記の欠点を解消する事が出来る。

上記第3項、即ち、半導体駆動素子が設けられた表示基板及び対向電極基板のいずれか一方、または両方が可撓性フィルムの場合にも、従来の方法が持つていた欠点を解消出来る。さらに、本発明では階調性と応答性に優れた表示を得ることができる利点を有している。しかも、本発明の表示パネルでは、特にドレイン電極にカラーフィルターを形成したカラー表示の場合、各画面素間が非透光性部材で囲われているので、シャープな見えを得ることができる。

本発明表示パネルでは、投影型、透過型及び反射型のいずれの型式にしても良い。

その表示モードについても、動的散乱モード(DBM)、ツイステッド・ネマチック(TN)、相転移型、垂直-水平配向効果型(DAP)、ハイブリッド・ネマチック(HAN)等のいずれの型式が選択されても良い。

これらのうちのいずれの型式で表示を行なうかにより、適当な液晶分子の初期配列状態及び光学的検知手段（偏光板、 $\lambda/4$ 板、反射板等）が適宜設けられる。

本発明の表示パネルは、薄型化・コンパクト化された表示パネルとして各種パネル・ディスプレイ；例えば、時計・計算機等の表示板、小型テレビ、ビデオカメラ用モニタ及びファインダ等に好適に応用出来る。

4. 図面の簡単な説明

第1図(a)は、従来の表示パネルで用いていた基板の斜視図で、第1図(b)はその平面図である。第2図は、従来の表示パネルの断面図である。第3図(a)及び第3図(b)は、本発明の表示パネルの斜視図である。第4図(a)は、本発明の表示パネルの平面図で、第4図(b)はそのB-B'断面図である。第5図は、本発明の表示パネルの別の態様を示す平面図である。第6図は、本発明の表示パネルに用いる半導体駆動回路の等価回路を示す説明図である。

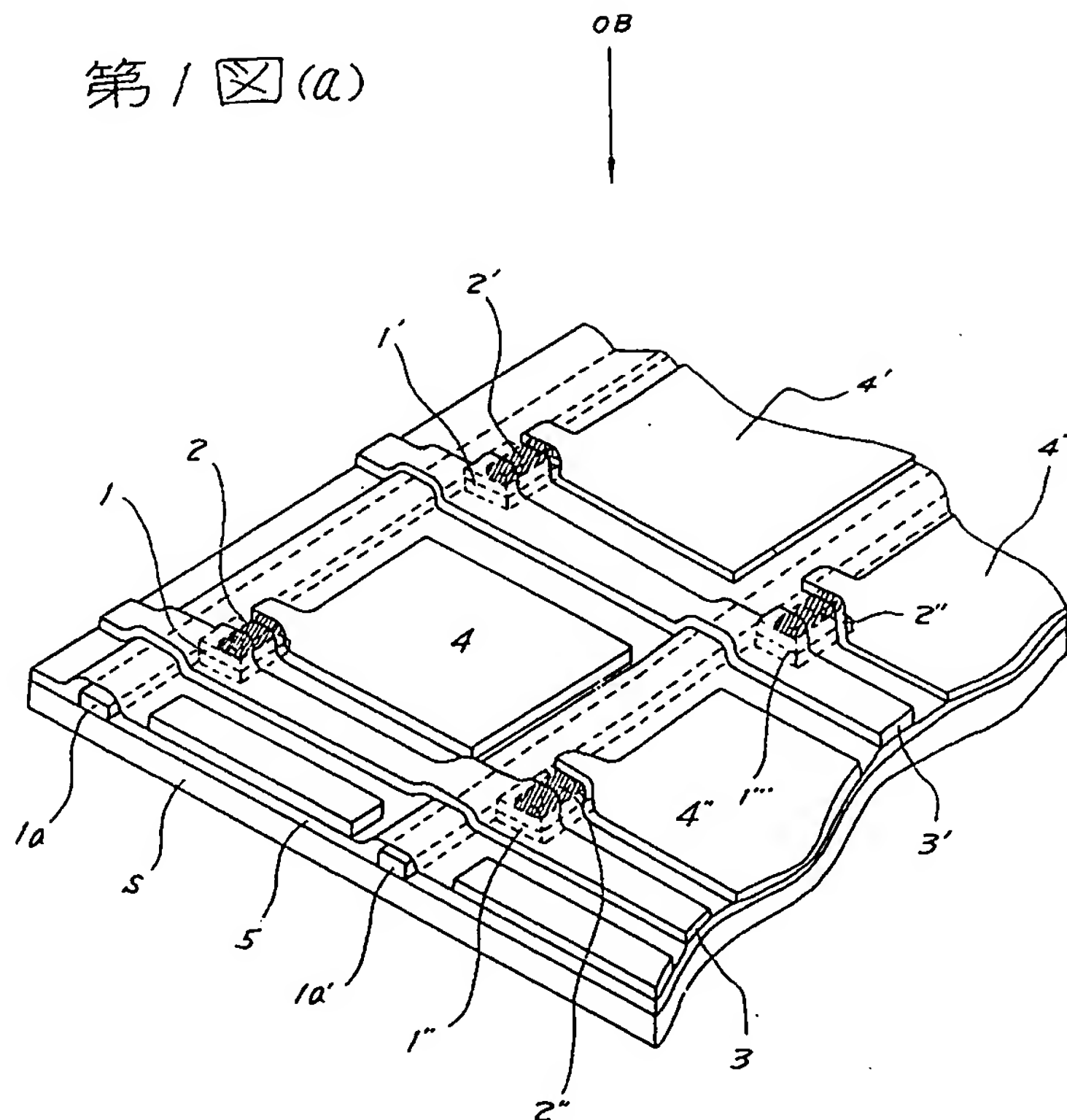
- 1a, 1a', ... : ゲート線（行電極）
- 1, 1', 1'', 1''' : ゲート電極
- 2, 2', 2'', 2''' : 薄膜半導体
- 3, 3', 3'', 3''' : ソース線（列電極）
- 4, 4', 4'', 4''' : ドレイン電極
- 5, 9 : 絶縁層
- 6, 6', 6'', 6''', ..., 6-1, 6'-1, 6''-1, 6'''-1, ..., 6-2, 6'-2, 6''-2, 6'''-2, ... : スペース部材
- 7, 8 : 基板
- 8 : 対向電極
- 10 : シール部材
- 11 : 液晶層
- 12 : 非透光性部材

特許出願人 キヤノン株式会社

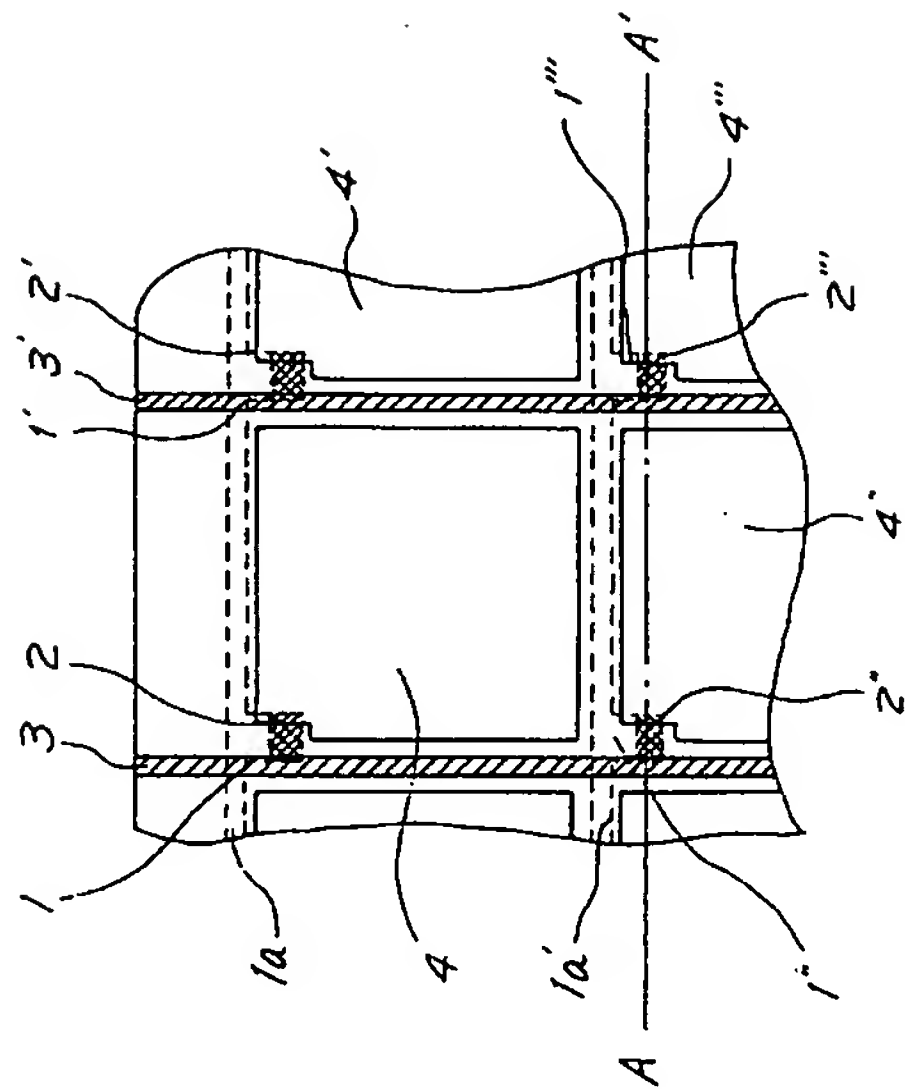
代理人 弁理士 丸 島 俊 一



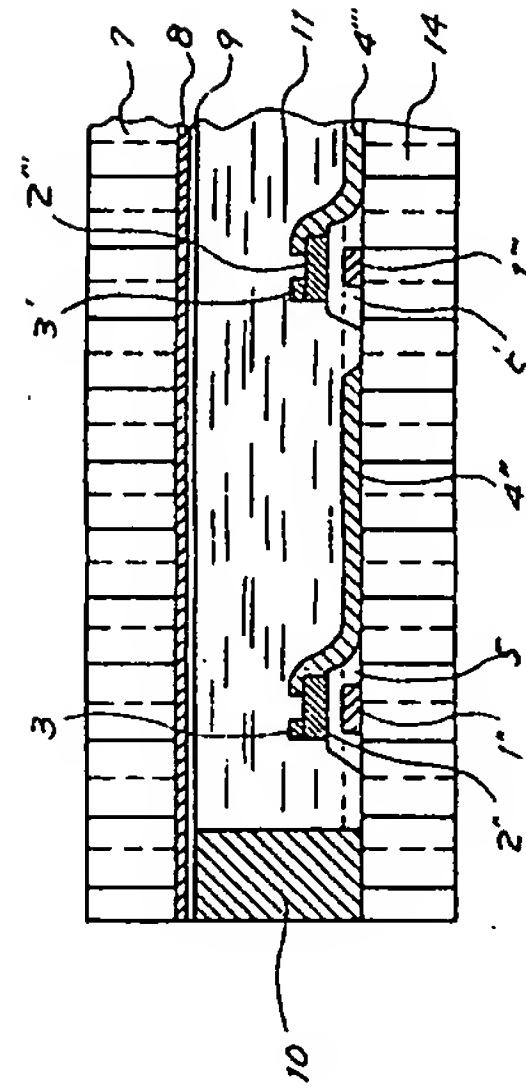
第1図(a)



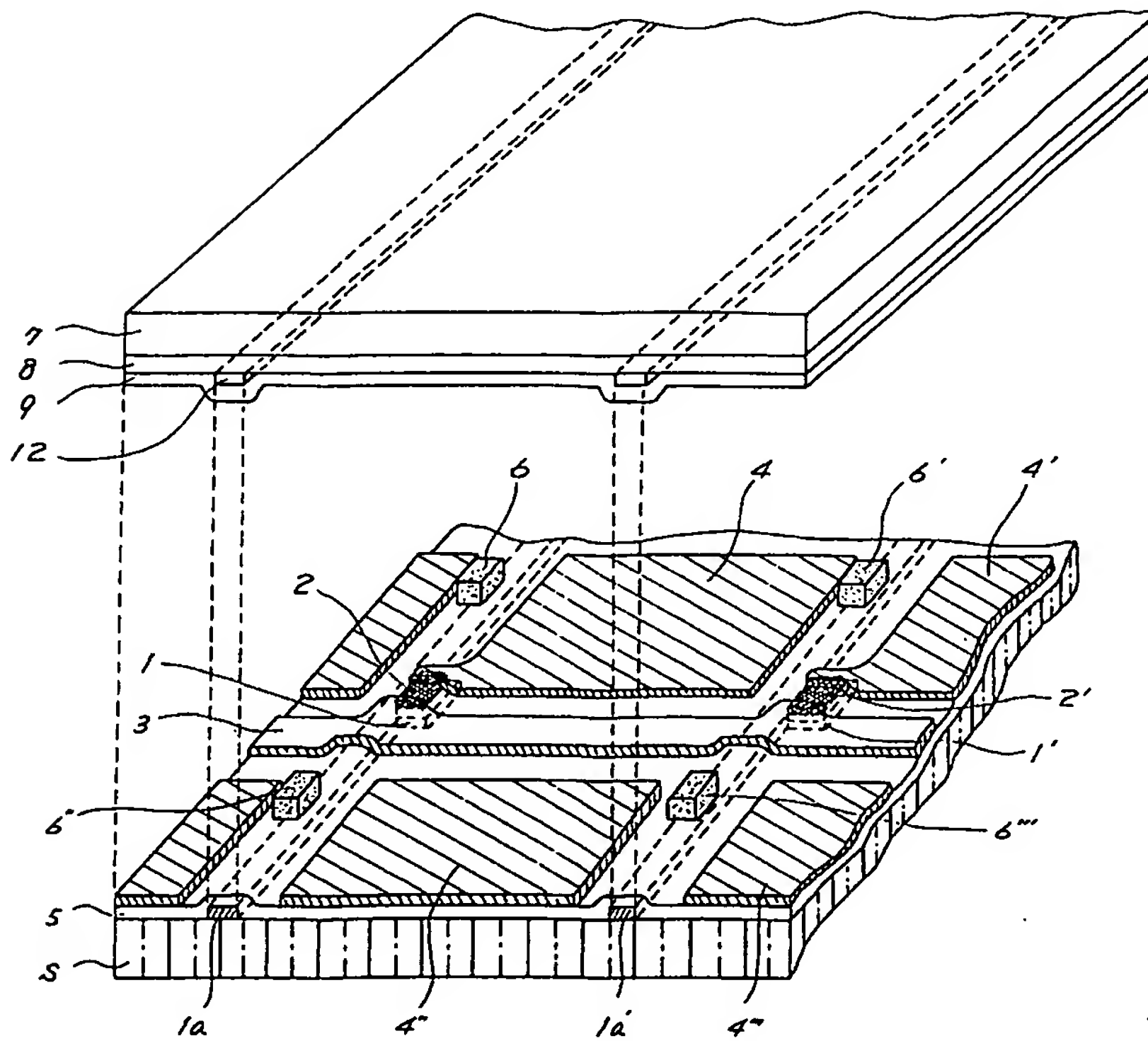
第1図(b)



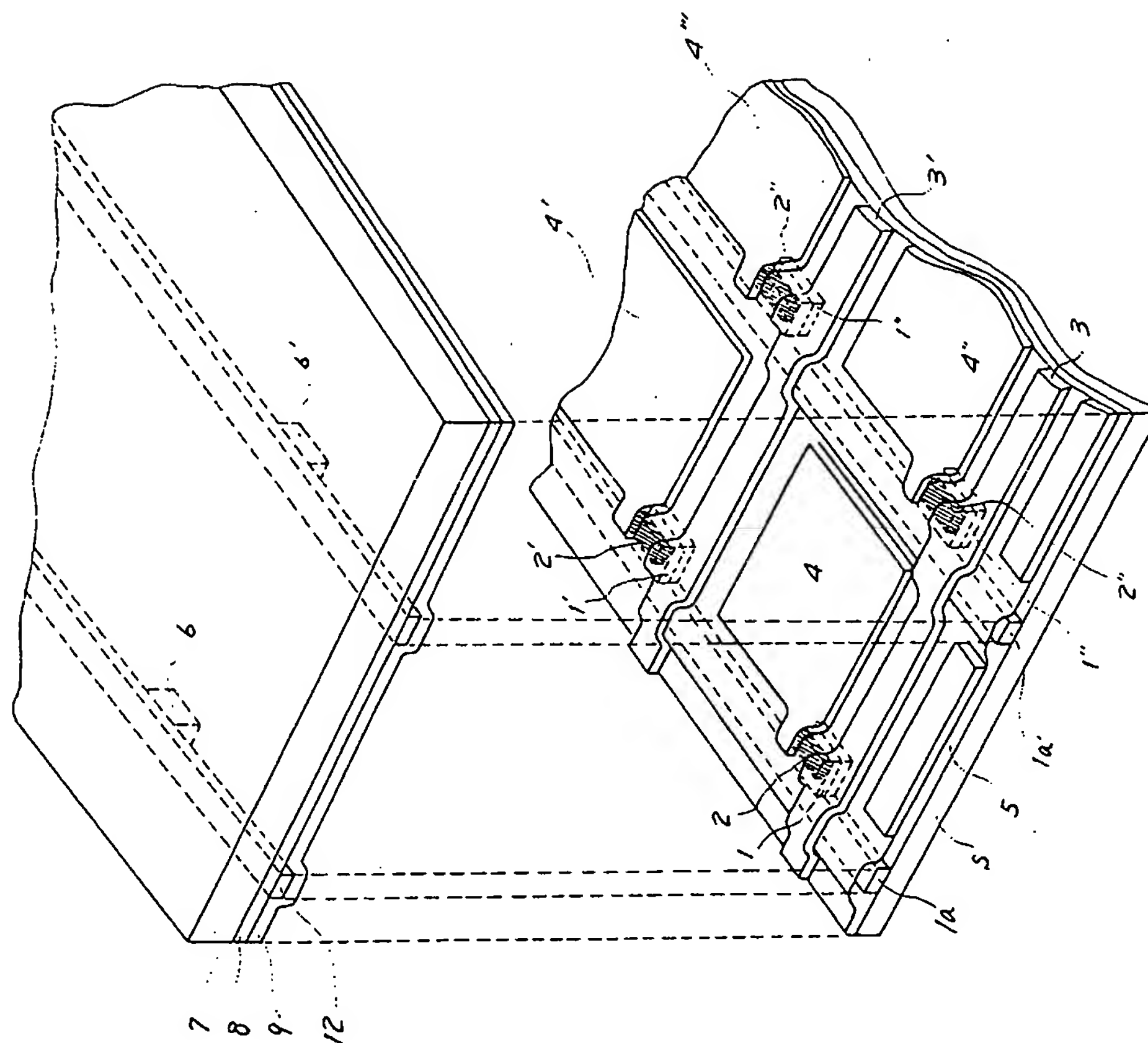
第2図



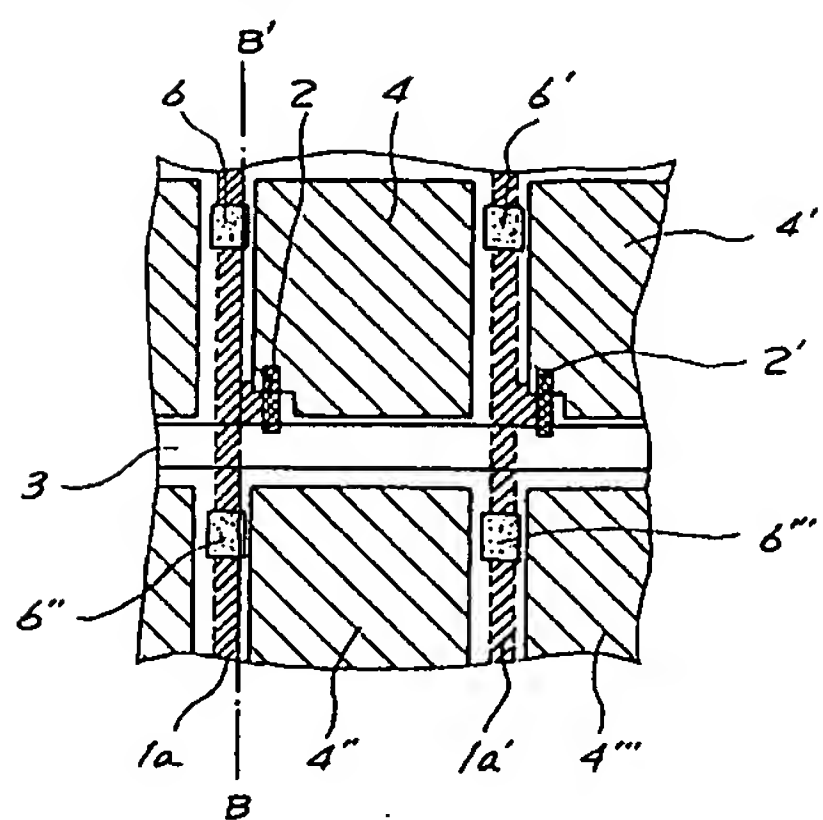
第3図(a)



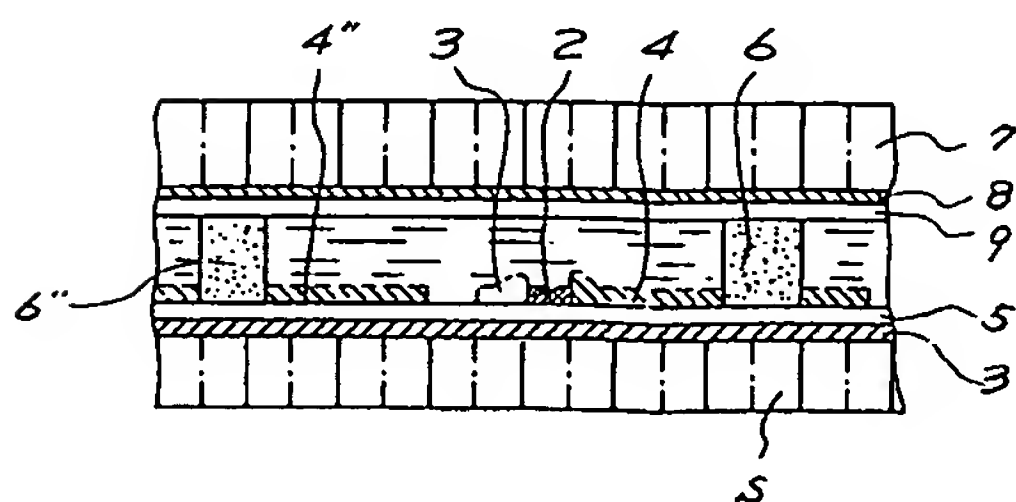
第3図(b)



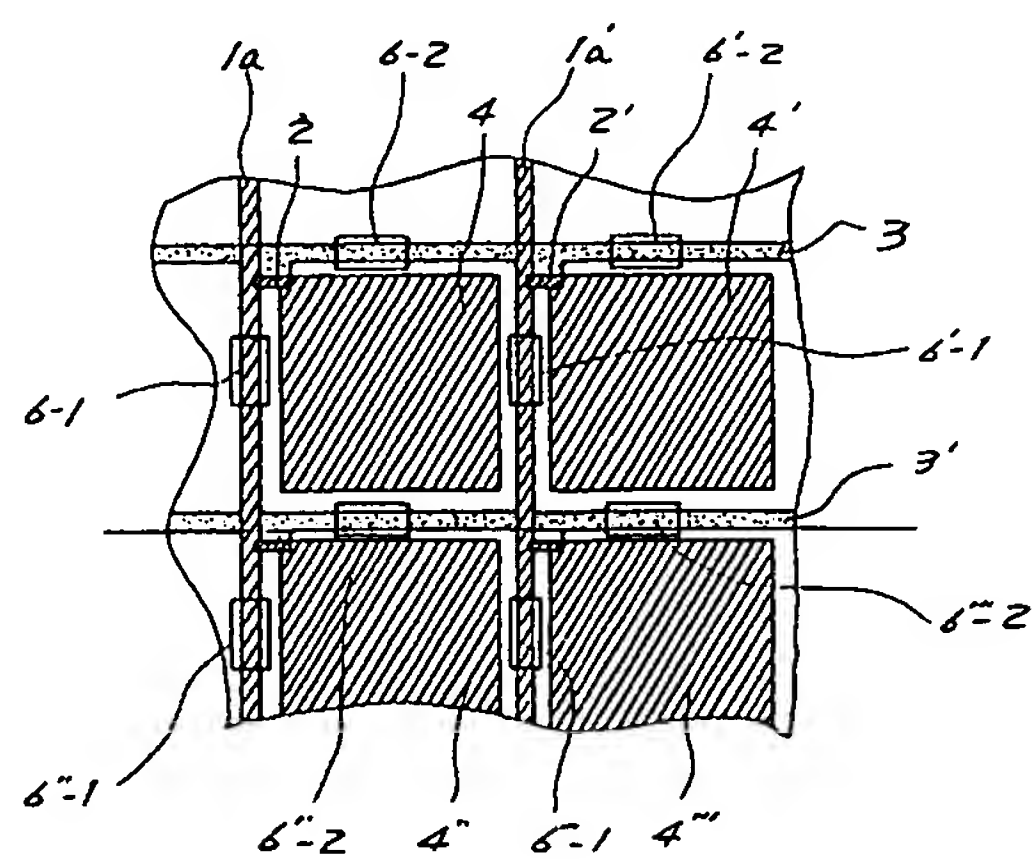
第4図(a)



第4図(b)



第5図



第 6 図

